

⑩ 日本国特許庁(JP)

⑪ 特許出願公開

⑫ 公開特許公報(A) 平2-52484

⑤ Int.Cl.⁵

識別記号

庁内整理番号

⑬ 公開 平成2年(1990)2月22日

H 01 S 3/18

7377-5F

審査請求 未請求 請求項の数 2 (全4頁)

⑭ 発明の名称 半導体装置

⑯ 特 願 昭63-204463

⑰ 出 願 昭63(1988)8月16日

⑱ 発 明 者 楠 木 茂 宏 東京都港区虎ノ門1丁目7番12号 沖電気工業株式会社内
 ⑱ 発 明 者 佐 野 一 也 東京都港区虎ノ門1丁目7番12号 沖電気工業株式会社内
 ⑱ 発 明 者 馬 場 隆 久 東京都港区虎ノ門1丁目7番12号 沖電気工業株式会社内
 ⑲ 出 願 人 沖電気工業株式会社 東京都港区虎ノ門1丁目7番12号
 ⑲ 代 理 人 弁理士 前 田 実

明 細 書

1. 発明の名称

半導体装置

2. 特許請求の範囲

1. 上面に凹部を有する半導体基板と、

上記半導体基板の凹部の底面に形成された受光素子と、

・上記半導体基板の凹部の側面に添う光反射面を有する光反射部材と、

上記半導体基板に備えられ、出力用レーザ光を外部へ出射すると共に、モニタ用レーザ光を直接又は上記光反射部材に反射させて上記受光素子に入射させるレーザダイオードとを有することを特徴とする半導体装置。

2. 上記光反射部材が、上記受光素子に接続され、上記半導体基板の凹部の底面、凹部の側面、及び上記半導体基板の上面に添って形成された電極であることを特徴とする請求項1記載の半導体装置。

3. 発明の詳細な説明

〔産業上の利用分野〕

本発明は、レーザ光を出射するレーザダイオードを有する半導体装置に関し、特に出射されるレーザ光の強度を検出できる半導体装置に関するものである。

〔従来の技術〕

従来のこの種の半導体装置としては、例えば第2図に示すものがある。第2図は特開昭62-260384号公報に開示されている半導体装置の構成図である。同図において、100は基板、101はレーザダイオード、102は受光素子、103は反射板であり、レーザダイオード101、受光素子102及び反射板103は基板100上にボンディングにより取り付けられている。そして、レーザダイオード101より出射されたレーザ光L1は出力用レーザ光として外部へ出射され、レーザ光L2はモニタ用レーザ光として反射板103を介して受光素子102に入射される。このように、モニタ用レーザ光L2の光量を検出することにより、出力用レーザ光L1の出射光量を問

接的に検出している。

〔発明が解決しようとする課題〕

しかしながら、上記従来例においては、基板100にレーザダイオード101、受光素子102、及び反射板103を取り付けた構成としているので、各部材の取り付け位置の誤差により、レーザダイオード101と受光素子102との結合効率に誤差が生じた。そして、この結合効率の誤差は各製品間における光量検出信号の値にばらつきを生じさせる問題があった。

そこで、本発明は上記したような従来技術の課題を解決するためになされたもので、その目的とするところは、レーザダイオードと受光素子との結合効率の誤差の小さく、各製品間における光量検出特性の一定した半導体装置を提供することにある。

〔課題を解決するための手段〕

本発明に係る半導体装置は、上面に凹部を有する半導体基板と、上記半導体基板の凹部の底面に形成された受光素子と、上記半導体基板の凹部の

らつきは小さくなる。

〔実施例〕

以下に本発明を図示の実施例に基づいて説明する。

第1図(a)、(b)は本発明に係る半導体装置の一実施例を示す平面図とそのI-I線断面図である。同図において、1はシリコン(Si)基板、2はSi基板1上面に形成された凹部、3は凹部2の底面2aを形成する受光素子、4は凹部2の底面2aから凹部2の側面2bそしてSi基板1上面に、例えば蒸着法等によって形成された電極である。上記受光素子3の表面には光反射防止膜が被着されており、また電極4が凹部2の側面2bに被着された垂直部分4aは光反射部材としての役目を持つ。

また、5はレーザダイオード(LDチップ)、6はLD駆動電極、7はLD駆動電極6の位置合わせマークである。LDチップ5はSi基板1の端部のLD駆動電極6上にボンディングにより取り付けられており、LDチップ5から外方に出射

側面に添う面を有する光反射部材と、上記半導体基板に備えられ、出力用レーザ光を外部へ出射すると共に、モニタ用レーザ光を直接又は上記光反射部材に反射させて上記受光素子に入射させるレーザダイオードとを有することを特徴としている。

〔作用〕

本発明に係る半導体装置においては、半導体基板の凹部の底面そのものを受光素子とし、半導体基板の凹部の側面に添う反斜面を有する光反射部材(電極で兼ねる場合もある)を備え、半導体基板に備えられたレーザダイオードが発するモニタ用レーザ光を直接又は光反射部材に反射させて受光素子に入射させている。このように構成することによって、少なくとも半導体基板と受光素子間、及び半導体基板と光反射部材間の取り付け位置に誤差が生じることはなくなる。従って、レーザダイオードのモニタ用レーザ光の受光素子による受光効率は半導体基板とレーザダイオードの取り付け誤差の影響しか受けず、ほぼ一定の値にできる。よって、各製品間において光量検出信号の値のば

されるレーザ光L1は出力用レーザ光となり、受光素子3側に出射されるレーザ光L2はモニタ用レーザ光となる。

本実施例においては、モニタ用レーザ光L2は、LDチップ5から直接及び凹部2の側面2bに添って備えられている電極4の垂直部分4aに反射されて受光素子3に入射される。従って、LDチップ5からのレーザ光L2のうち受光素子3に入射されるレーザ光の割合である受光効率はLDチップ5、受光素子3及び電極4の垂直部分4aの位置関係により決定される。

ところで、従来は半導体基板、受光素子、光反射部材及びLDチップの全てが別部材で構成されており、取り付け誤差が重なり合って受光効率の誤差が大きかった。これに対し、本実施例においては、受光素子3は半導体基板1と一体であり、また、電極4も半導体基板1表面に一体的に形成されているので、少なくとも半導体基板1、受光素子3及び電極4間の取り付け位置に誤差が生じることはない。従って、本実施例においては、受

光素子4aによる受光効率はLDチップ5の取り付け位置の誤差にしか影響されず、光量検出信号の値にばらつきを小さく、即ち製品間の光量検出特性を一定にできる。

尚、上記実施例においては、電極4が光反射部材を兼ねている場合について説明したが、これには限定されず、電極とは別部材として光反射部材を形成してもよい。

また、上記実施例においては、レーザ光12が直接及び光反射部材に反射して受光素子3に入射される場合について説明したが、これには限定されず、受光素子3に直接入射されるレーザ光12のみを検出するよう構成してもよく、また光反射部材に反射して入射されるレーザ光12のみを検出するよう構成してもよい。

次に、第1図の半導体装置の製造方法について説明する。第3図は半導体装置の製造方法の一実施例を示す工程説明図である。

同図(a)に示すように、先ず最初の工程では、101面を上面になるように切り出したP₊Si

基板20を用意し、この101面上にP⁻層を30~50μm厚にエピタキシャル成長させる。次に、SiO₂層21を熱酸化により形成し、その後、SiO₂層21に四角の窓を開ける。そして、このSiO₂層21をマスクとしてKOH溶液(75℃、20%)によるエッチングを施してSi基板20に凹部22を形成する。

次の工程では、同図(b)に示すように、基板20の凹部22に拡散又はイオン注入によって、n⁺層23を形成する。このn⁺層23は受光素子として機能する。

次の工程では、同図(c)及びその平面図である(d)に示すように、電極24、25、及び26を形成する。この形成方法としては、Si基板20の全面に蒸着により金属膜を形成し、エッチングにより不要部分を除去する。金属膜としては、Cr又はNiCrを下地とし、Auを表層につけたものが使用される。電極24は受光素子用の電極であり、電極25及び26はLD駆動電極である。

次の工程では、同図(e)に示すように、電極26上にLDチップ27をボンディングにより取り付ける。

以上の製造方法によれば、受光素子及び電極が半導体素子と一体的に形成され第1図の構成が得られる。また、この製造方法によれば、構成部材が少ないので、製造工程を簡略にでき、製造コストの節減になる。

〔発明の効果〕

以上説明したように、本発明の構成によれば、受光素子及び電極が半導体素子と一体的に形成されるので、常に一定した光検出効率を得ることができ、よって製品間の特性のばらつきをなくすることができる。

4. 図面の簡単な説明

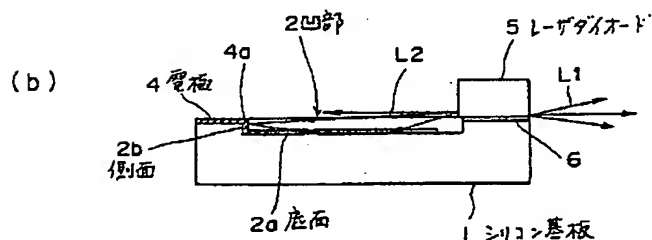
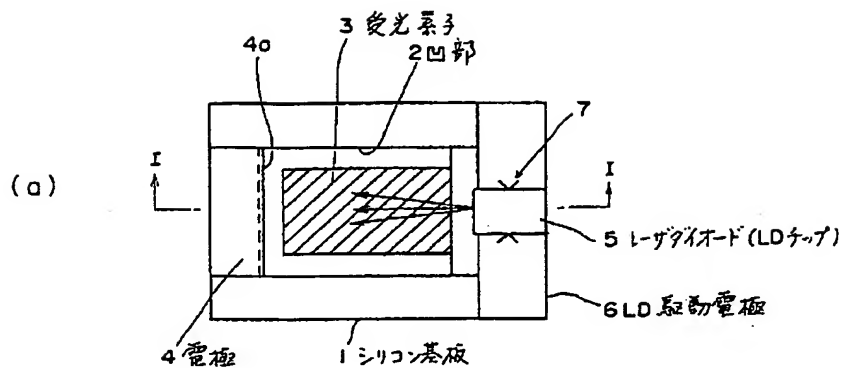
第1図(a)、(b)は本発明に係る半導体装置の一実施例を示す平面図とそのI-I線断面図、

第2図は従来の半導体装置の側面図、

第3図(a)乃至(e)は第1図の半導体装置の製造方法の一例を示す工程説明図である。

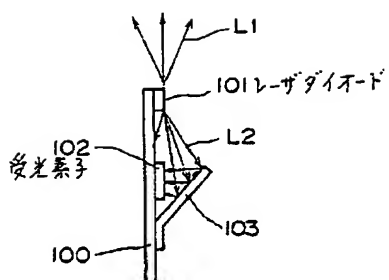
- 1…Si基板(半導体基板)、
- 2…凹部、
- 3…受光素子、
- 4…電極(光反射部材)、
- 5…レーザダイオード(LDチップ)。

特許出願人 沖電気工業株式会社
代理人 弁理士 前田 興



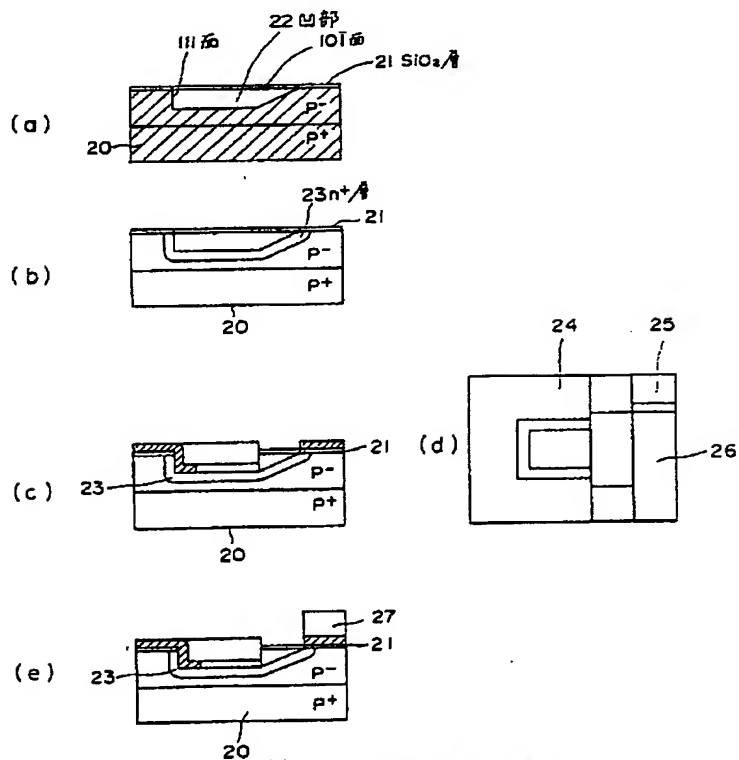
本発明に係る半導体装置

第1図



従来例

第2図



第1図の半導体装置の製造工程

第3図